DOI: 10.58168/MIST2026_1228-1232
УДК 004

# ИНТЕГРАЦИЯ AI-ПОМОЩНИКОВ В EDA-ИНСТРУМЕНТЫ ДЛЯ УСКОРЕНИЯ ТОПОЛОГИЧЕСКОГО ПРОЕКТИРОВАНИЯ СБИС

С.С. Тарлыков[1], А.М. Тюнина[1]

[1]ФГБОУ ВО «Воронежский государственный лесотехнический университет имени Г.Ф. Морозова»

Аннотация. В статье рассматривается нейросетевой AI-помощник для автоматизации floorplanning в Cadence Virtuoso. Модуль формирует оптимизированные варианты размещения на основе данных прошлых проектов и заданных PPA-ограничений, снижая время раннего проектирования на 25–40%.

Ключевые слова: floorplanning, VLSI design, AI-assisted EDA, машинное обучение, Cadence Virtuoso, оптимизация размещения, PPA-метрики, обучение с подкреплением, физическое проектирование, многокритериальная оптимизация.

# INTEGRATION OF AI ASSISTANTS INTO EDA TOOLS FOR ACCELERATING PHYSICAL DESIGN OF VLSI

S.S. Tarlykov[1], A.M. Tyunina[1]

[1]Voronezh State University of Forestry and Technologies named after G.F. Morozov

Abstract. The paper discusses a neural AI assistant designed to automate floorplanning in Cadence Virtuoso. The module generates optimized placement variants based on past project data and defined PPA constraints, reducing early design time by 25–40%.

Keywords: floorplanning, VLSI design, AI-assisted EDA, machine learning, Cadence Virtuoso, placement optimization, PPA metrics, reinforcement learning, physical design, multi-objective optimization.

Современное проектирование СБИС характеризуется стремительным ростом сложности архитектур, увеличением количества функциональных блоков и ужесточением требований по энергопотреблению, производительности и пло-

© Тарлыков С. С., Тюнина А. М., 2026

щади кристалла. С уменьшением технологических норм возрастает влияние ранних проектных решений на итоговое качество изделия, особенно на этапе floorplanning и начального размещения элементов.

Традиционные EDA-инструменты предоставляют разработчику набор алгоритмов и эвристик, однако значительная часть решений по компоновке блоков принимается вручную. Это приводит к высокой итерационности процесса, увеличению сроков разработки и зависимости конечного результата от субъективного опыта инженера. В условиях сокращения time-to-market данные факторы становятся критичными.

В последние годы активно исследуются подходы, основанные на применении методов искусственного интеллекта и машинного обучения в задачах физического проектирования. Предлагаются решения на основе обучения с подкреплением, графовых нейронных сетей и гибридных оптимизационных алгоритмов. Несмотря на полученные научные результаты, большинство таких подходов остаётся слабо интегрированным в реальные промышленные EDA-процессы.

Целью данной работы является разработка и исследование AI-помощника, интегрированного непосредственно в среду Cadence Virtuoso, способного ускорить этап floorplanning за счёт автоматической генерации и оценки вариантов размещения элементов с учётом заданных проектных ограничений.

Для достижения цели в статье решаются следующие задачи:

— формализация задачи floorplanning как задачи оптимизации;
— разработка архитектуры нейросетевого модуля;
— интеграция AI-помощника в рабочий процесс EDA;
— экспериментальная оценка эффективности предложенного подхода.

Объектом моделирования в данной работе является СБИС на этапе раннего физического проектирования, представленная в виде набора функциональных блоков:

Каждый блок характеризуется набором параметров:

— геометрические размеры;
— набор электрических соединений;
— локальные ограничения по размещению.
— Входными параметрами задачи являются:
— топология соединений между блоками;
— технологические ограничения;
— допустимые бюджеты по таймингу, энергопотреблению и площади.

Выходом задачи является определение координат размещения каждого блока при которых обеспечивается выполнение всех ограничений.

Основные ограничения задачи включают:

— отсутствие геометрических пересечений блоков;

— укладывание в границы кристалла;

— выполнение таймингових и энергетических требований.

Задача формулируется как многокритериальная оптимизация с целевой функцией.[2]

Для решения поставленной задачи выбран подход, основанный на машинном обучении с элементами обучения с подкреплением. Данный выбор обусловлен необходимостью учитывать многокритериальный характер оптимизации и использовать накопленный опыт прошлых успешных проектов.

AI-помощник реализован в виде отдельного программного модуля, взаимодействующего с Cadence Virtuoso через API и скриптовые интерфейсы. На вход модели подаётся вектор признаков, включающий:

— параметры блоков;

— характеристики соединений;

— заданные ограничения.

Выходом модели является набор кандидатных вариантов floorplan с оценкой их качества.

В качестве модели используется нейросеть с несколькими полносвязными слоями и блоками внимания, что позволяет учитывать зависимости между элементами размещения.

Процесс обучения построен на исторических данных проектов. Для каждого состояния системы определяется функция вознаграждения, что стимулирует модель к поиску решений с минимальными значениями целевых показателей.

Обучение проводится в оффлайн-режиме, после чего модель используется в интерактивном режиме проектирования.

Алгоритм функционирования модуля включает следующие шаги:

— Импорт проектных данных и ограничений из EDA-среды.

— Генерация набора вариантов размещения.

— Быстрая оценка каждого варианта по PPA-метрикам.

— Ранжирование и отображение лучших решений разработчику.

Экспериментальные исследования проводились на наборе проектов средней сложности, включающих от 30 до 120 функциональных блоков, реализованных по одному технологическому процессу.

Рассматривались три сценария:

— ручное floorplanning;

— полностью автоматизированный AI-assisted floorplanning;

— гибридный сценарий с участием разработчика.

— В качестве метрик использовались:

— общее время выполнения этапа floorplanning;

— количество итераций;

— показатели PPA.

По сравнению с традиционными эвристическими методами предложенный подход демонстрирует более стабильное качество и лучшую масштабируемость.

В работе предложен и исследован AI-помощник для ускорения этапа floorplanning СБИС, интегрированный в среду Cadence Virtuoso. Разработанный модуль позволяет существенно сократить время проектирования при сохранении или улучшении ключевых характеристик качества.[1]

Практическая значимость работы заключается в возможности промышленного применения предложенного решения без радикального изменения существующих EDA-процессов. В дальнейшем планируется расширение подхода на этапы размещения стандартных ячеек и трассировки, а также адаптация модели к различным технологическим процессам.

## Список литературы

1. Малинаускас, К. К. Построение графовых моделей в системах топологического проектирования СБИС с использованием диаграмм Вороного / К. К. Малинаускас // Проблемы разработки перспективных микро- и наноэлектронных систем (МЭС). – 2008. – № 1. – С. 114-119. – EDN MQJAEN.

2. Ерохин, В. В. Визуализация данных в программном обеспечении Cadence при проектировании топологических описаний СБИС систем на кристалле / В. В. Ерохин, Р. А. Вольф, Ж. Б. Садыков // Инфографика и информационный дизайн: визуализация данных в науке : материалы Международной научно-практической конференции, Омск, 17–18 ноября 2017 года. – Омск: Омский государственный технический университет, 2017. – С. 112-118. – EDN XHVQYR.

3. Глушань, В. М. Исследование модели распределенного топологического проектирования СБИС средствами иерархической клиент-серверной архитектуры / В. М. Глушань, П. В. Лаврик, М. В. Рыбальченко // Проблемы разработки перспективных микро- и наноэлектронных систем (МЭС). – 2016. – № 2. – С. 190-196. – EDN WQSJDL.

## References

1. Malinauskas, K. K. Construction of graph models in VLSI topological design systems using Voronoi diagrams / K. K. Malinauskas // Problems of development of promising micro- and nanoelectronic systems (MES). – 2008. – No. 1. – pp. 114-119. – EDN MQJAEN.

2. Erokhin, V. V. Data visualization in Cadence software when designing topological descriptions of VLSI systems on a chip / V. V. Erokhin, R. A. Wolf, Zh. B. Sadykov // Infographics and information design: data visualization in science : proceedings of the International Scientific and Practical Conference, Omsk, November 17-18, 2017. Omsk: Omsk State Technical University, 2017. pp. 112-118. - EDN XHVQYR.

3. Glushan, V. M. Investigation of the VLSI distributed topological design model using hierarchical client-server architecture / V. M. Glushan, P. V. Lavrik, M. V. Rybalchenko // Problems of developing promising micro- and nanoelectronic systems (MES). – 2016. – No. 2. – pp. 190-196. – EDN WQSJDL.