

ИСПОЛЬЗОВАНИЕ ПРОГРАММНОЙ МОДЕЛИ УЧЕБНОЙ ЭВМ ДЛЯ ИЗУЧЕНИЯ ЕЕ АРХИТЕКТУРЫ

Е.И. Скворцова, А.С. Ягодкин, В.С. Шапкин

ФГБОУ ВО «Воронежский государственный лесотехнический
университет имени Г.Ф. Морозова»

Аннотация. В статье описана модель учебной ЭВМ, которая реализует доступ к элементам ЭВМ, позволяет игнорировать незначительные особенности работы реальной ЭВМ. Моделируемая ЭВМ включает процессор, оперативно-запоминающее устройство, кэш-память, регистры общего назначения, контроллер клавиатуры, дисплей, блок таймеров. Приведен пример программы на языке assembler, позволяющей отобразить на мониторе все заглавные латинские буквы из размещенного в памяти массива чисел – кодов ASCII.

Ключевые слова: архитектура, программная модель ЭВМ, ассемблер, дисплей, система команд, классы команд, способы адресации, регистры процессора, стартовый адрес, ASCII-коды.

USING A TEACHING COMPUTER SOFTWARE MODEL TO STUDY ITS ARCHITECTURE

E.I. Skvortsova, A.S.Yagodkin, V.S. Shapkin

Voronezh State University of Forestry and Technologies named after G.F. Morozov

Abstract. The article describes a model of an educational computer, which implements access to computer elements and allows you to ignore unimportant features of the operation of a real computer. The simulated computer includes a processor, random access memory, cache memory, general purpose registers, keyboard controller, display, timer block

An example of a program in the assembler language is given that allows you to display on the monitor all capital Latin letters from an array of numbers located in memory - ASCII codes.

Keywords: architecture, computer program model, assembler, display, instruction system, instruction classes, addressing methods, processor registers, start address, ASCII codes.

Рассмотрим написание программ на языке Assembler для модели учебной ЭВМ с использованием циклов. Некоторые традиционные архитектуры микроконтроллеров имеют множество ограничений, поэтому использовать язык программирования высокого уровня сложно.

Структурная схема модели учебной ЭВМ представлена на рис. 1. Модель учебной ЭВМ реализует доступ к элементам ЭВМ, позволяет игнорировать незначительные особенности работы реальной ЭВМ. Она включает процессор,

оперативно-запоминающее устройство, кэш-память, регистры общего назначения, контроллер клавиатуры, дисплей, блок таймеров и т.д. Процессор содержит аккумулятор, системные регистры, арифметическое устройство и устройство управления. Устройство управления содержит счетчик адреса команды (PC), регистр базового адреса (RB), RA – регистр исполнительного адреса, SP – указатель стека.

Доступ к регистрам общего назначения POH (R0-R9) выполняется через регистры RDR и RAR.

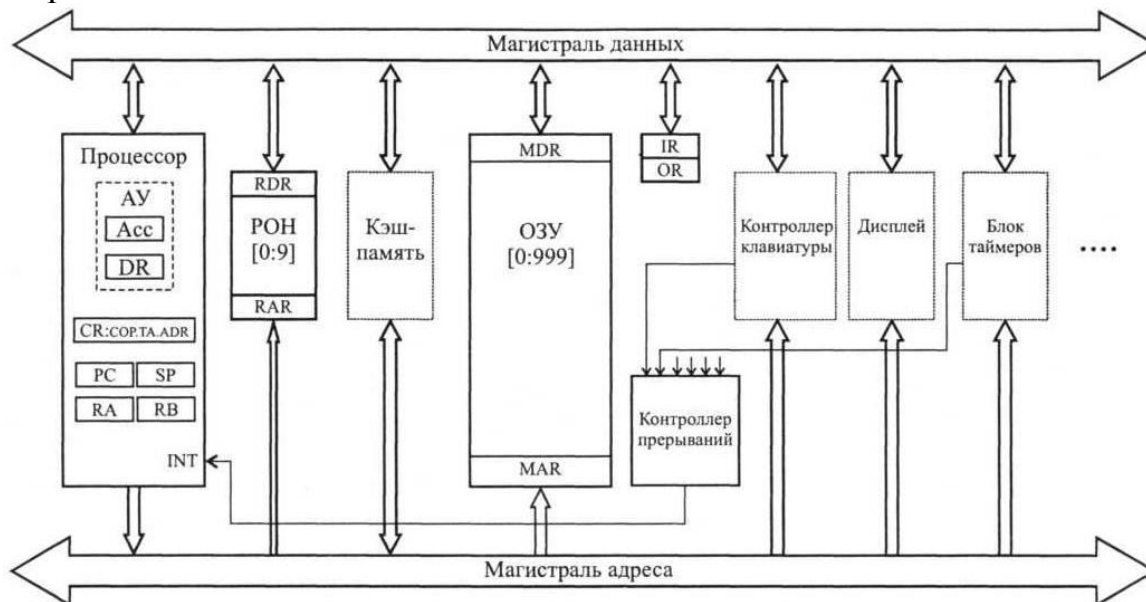


Рисунок 1 – Структурная схема учебной ЭВМ

Доступ к регистрам внешних устройств осуществляется с помощью команд IN aa, OUT aa, где aa – двухразрядный десятичный адрес регистра внешнего устройства. При создании модели внешнего устройства ему присваивается базовый адрес, все адреса его регистров смещаются по отношению к базовому адресу.

В начале программы разрешаем ввод данных на монитор, установив флаг контроллера монитора в значение 1. Флаг автоинкремента адресов видеопамяти изменяем на 1, содержимое AR (регистр адреса) автоматически увеличивается на 1 после любого обращения к регистру DR (регистр данных) – по записи или чтению: OUT 11.

Необходимо отобразить на мониторе все заглавные латинские буквы из размещенного в памяти массива чисел – кодов ASCII.

Для вывода заглавных латинских букв на мониторе необходимо определить диапазон латинских символов в таблице ASCII. Этот интервал задан от 65 до 90, для решения поставленной задачи понадобится лишь один его предел, а именно 65, который равен символу "A".

Загрузим начальное значение 65 в ячейку 30:

RD #65

WR 30

В память монитора записываем 65 – ASCII-код символа «А»:

OUT 10

Загрузим в регистр R1 значение счетчика цикла для нахождения значений ASCII-кодов латинских букв от 65 до 90:

RD #25

WR R1

Для модификации ASCII-кода в ячейке 30 и для вывода на монитор соответствующей латинской буквы используем цикл:

M:RD 30

ADD #1

WR 30

OUT 10

JRNZ R1, M

Записываем ноль в регистр адреса монитора:

RD #0

OUT 13

Результат работы программы представлен на рис. 2-4.

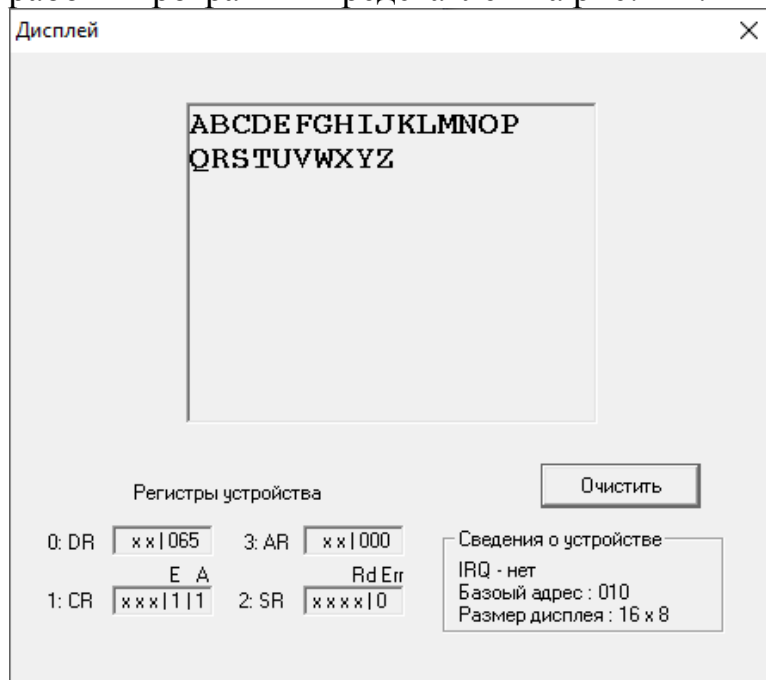


Рисунок 2 – Пример вывода данных на дисплей

Процессор

Файл Работа

АЛУ: Acc 000000, DR 000001

РОН: RDR 000025, RAR 1

ОЗУ: MDR 090000, MAR 014

ИР 000000, ОР 000000

Флаги: I 0, OV 0, S 0, Z 1

SP 000, PC 015

CR: COP 09, TA 0, ADR 000

RA 000, RB 000

Регистры:

R0	000000	R5	000000
R1	000000	R6	000000
R2	000000	R7	000000
R3	000000	R8	000000
R4	000000	R9	000000

Рисунок 3 – Пример значений процессора

Память

Файл Работа

x	000	001	002	003	004	005	006	007	008	009
000	211011	380011	211065	220030	380010	211025	320001	210030	231001	220030
010	380010	171007	211000	380013	090000	090000	000000	000000	000000	000000
020	000000	000000	000000	000000	000000	000000	000000	000000	000000	000000
030	000090	000000	000000	000000	000000	000000	000000	000000	000000	000000
040	000000	000000	000000	000000	000000	000000	000000	000000	000000	000000
050	000000	000000	000000	000000	000000	000000	000000	000000	000000	000000
060	000000	000000	000000	000000	000000	000000	000000	000000	000000	000000
070	000000	000000	000000	000000	000000	000000	000000	000000	000000	000000
080	000000	000000	000000	000000	000000	000000	000000	000000	000000	000000
090	000000	000000	000000	000000	000000	000000	000000	000000	000000	000000
100	000000	000000	000000	000000	000000	000000	000000	000000	000000	000000

Рисунок 4 – Пример записи заданных символов в память

Программа вводится в мнемокодах в окно «Текст программы» с последующим ассемблированием:

```
RD #11
OUT 11
RD #65
WR 30
OUT 10
RD #25
WR R1
M:RD 30
ADD #1
WR 30
OUT 10
JRNZ R1,M
```

Список литературы

1. Ягодкин А.С., Зольников В.К., Скворцова Т.В., Ачкасов А.В., Кузнецов С.А., Макаренко Ф.В. Разработка алгоритмов и программ анализа электрических характеристик БИС // Моделирование систем и процессов. - 2022. - Т. 15, № 3. - С. 136-148.
2. Повышение формализации задач верификации топологии и электрической схемы для систем автоматизированного проектирования. / А.В. Полуэктов, К.В. Зольников, А.В. Ачкасов, Ю.А. Чевычелов // Моделирование систем и процессов. - 2024. - Т. 17, № 1. - С. 102-111.
3. Технология разработки RTL модели описания изделия при разработке программно-аналитического комплекса САПР / Д.В. Шеховцов, А.М. Плотников, К.В. Зольников, А.И. Заревич // Моделирование систем и процессов. - 2023. - Т. 16, № 3. - С. 7.

References

1. Yagodkin A.S., Zolnikov V.K., Skvortsova T.V., Achkasov A.V., Kuznetsov S.A., Makarenko F.V. Development of algorithms and programs for analyzing the electrical characteristics of LSI // Modeling of systems and processes. - 2022. - T. 15, No. 3. - P. 136-148.
2. Increased formalization of topology and electrical circuit verification tasks for computer-aided design systems. / A.V. Poluektov, K.V. Zolnikov, A.V. Achkasov, Yu.A. Chevychelov // Modeling of systems and processes. - 2024. - T. 17, No. 1. - P. 102-111.
3. Technology for developing an RTL model of product description when developing a CAD software and analytical complex / D.V. Shekhovtsov, A.M. Plotnikov, K.V. Zolnikov, A.I. Zarevich // Modeling of systems and processes. - 2023. - T. 16, No. 3. - P. 7.