

СИНТЕЗ КОМПАРАТОРА ДВУХ ДВУХБИТНЫХ ЧИСЕЛ С ТРЕМЯ ВЫХОДАМИ

С.О. Бучнев, Н.С. Пышнограев
pyishnograev.nik@gmail.com

ФГБОУ ВО «Воронежский государственный лесотехнический университет
имени Г.Ф. Морозова»

Аннотация. В данной статье рассматривается процесс синтеза компаратора для сравнения двух двухбитных чисел с тремя выходными сигналами, отражающими отношения чисел (больше, меньше или равно). Приведены таблицы истинности и логические выражения для каждой из функций. Описана структура схемы компаратора и предложены возможные пути оптимизации с помощью минимизации логических выражений.

Ключевые слова: компаратор, логическая схема, минимизация, двоичная арифметика, цифровые системы.

SYNTHESIS OF A COMPARATOR OF TWO TWO-BIT NUMBERS WITH THREE OUTPUTS

S.O. Buchnev, N.S. Pyshnograev
pyishnograev.nik@gmail.com

Voronezh State University of Forestry and Technologies named after G.F. Morozov

Abstract. This article considers the process of synthesizing a comparator for comparing two two-bit numbers with three output signals indicating the relationships between the numbers (greater, less, or equal). Truth tables and logical expressions for each function are provided. The structure of the comparator circuit is described, and possible optimization paths through the minimization of logical expressions are proposed.

Keywords: comparator, logical circuit, minimization, binary arithmetic, digital systems.

Компаратор – это устройство, предназначенное для сравнения величин аналоговых сигналов. В контексте работы с аналоговыми сигналами компаратор функционирует как логический элемент с релейным режимом работы. Его задача заключается в том, чтобы принимать на свои входы два аналоговых сигнала и выдавать сигнал высокого уровня, если напряжение на неинвертирующем входе («+») превышает напряжение на инвертирующем («-»), и сигнал низкого уровня, если напряжение на неинвертирующем входе меньше, чем на инвертирующем. В случае равенства входных напряжений поведение компаратора не определено. В логических схемах сигнал высокого

уровня обычно интерпретируется как логическая 1, а низкого — как логический 0.

Компараторы играют ключевую роль в преобразовании непрерывных сигналов, таких как напряжение, в логические переменные для цифровых систем. Они находят применение в разнообразных электронных устройствах, включая аналого-цифровые и цифро-аналоговые преобразователи, системы сигнализации, устройства контроля допуска и другие.

Один из сигналов, подаваемых на один из входов компаратора, часто называют опорным или пороговым напряжением. Это пороговое напряжение делит диапазон входных напряжений, подаваемых на другой вход, на два поддиапазона. Выходное состояние компаратора — высокое или низкое — указывает, в каком из этих поддиапазонов находится входное напряжение. Компараторы с одним пороговым напряжением называют однопороговыми. Также существуют компараторы с двумя и более пороговыми напряжениями, которые разделяют диапазон входного сигнала на количество поддиапазонов, равное числу порогов плюс один.

Сравниваемое напряжение может подаваться как на инвертирующий, так и на неинвертирующий вход, что определяет тип компаратора — инвертирующий или неинвертирующий.

Компараторы представляют собой важную часть цифровых систем, так как они позволяют проводить сравнение чисел, представленных в двоичной системе счисления. Компаратор предназначен для определения того, какое из двух входных чисел больше, меньше или равно другому. В данной работе рассматривается синтез компаратора двух двухбитных чисел с тремя выходами, каждый из которых указывает на одно из трёх возможных состояний: больше, меньше или равно.

Назначение компаратора очень широко:

Используются в устройствах, где аналоговые сигналы преобразуются в цифровые;

В микросхемах, обеспечивающих контроль прохождения входного сигнала к участку назначения;

В оборудовании, используемом для сравнения различных характеристик, — весах, часах, различных детекторах, индикаторах и датчиках — уровня шума, света и прочих;

Для замеров состояний системы в промышленном и другом оборудовании — например, уровня рабочих жидкостей;

В блоках питания, зарядных устройствах, фототехнике.

Рассматриваемый компаратор предназначен для сравнения двух двухбитных чисел, которые можно обозначить как А и В. Каждое из чисел представлено двумя разрядами: А1 (старший разряд) и А0 (младший разряд) для числа А, а также В1 и В0 для числа В.

Задача компаратора — выдать три сигнала:

1. $A > B$ — сигнал устанавливается в единицу, если число A больше числа B .
2. $A < B$ — сигнал устанавливается в единицу, если число A меньше числа B .
3. $A = B$ — сигнал устанавливается в единицу, если числа A и B равны.

Для выполнения этих функций необходимо построить логические выражения, описывающие каждый из выходных сигналов.

Составим таблицу истинности для двух двухбитных чисел.

Таблица 1 – Таблица истинности

A1	A0	B1	B0	$A > B$	$A < B$	$A = B$
0	0	0	0	0	0	1
0	0	0	1	0	1	0
0	0	1	0	0	1	0
0	0	1	1	0	1	0
0	1	0	0	1	0	0
0	1	0	1	0	0	1
0	1	1	0	0	1	0
0	1	1	1	0	1	0
1	0	0	0	1	0	0
1	0	0	1	1	0	0
1	0	1	0	0	0	1
1	0	1	1	0	1	0
1	1	0	0	1	0	0
1	1	0	1	1	0	0
1	1	1	0	1	0	0
1	1	1	1	0	0	1

Используя таблицу истинности, можно вывести следующие логические выражения:

- $A > B$:
- $A < B$:
- $A = B$:

Синтезируя схему компаратора, можно разделить её на две основные части: сравнение старших разрядов ($A1$ и $B1$) и сравнение младших разрядов ($A0$ и $B0$), если старшие разряды равны. В качестве логических элементов используются И (AND), ИЛИ (OR) и НЕ (NOT). Схема может быть оптимизирована с помощью минимизации логических выражений, например, используя карты Карно.

Оптимизация позволяет уменьшить количество логических элементов, что делает схему более простой и эффективной. Минимизация выражений приводит к уменьшению количества операций, что положительно сказывается на аппаратных ресурсах и производительности системы.

Список литературы

1. Таненбаум Э. С., Остин Т. Архитектура компьютера. – 6-е изд. – 2024. – ISBN 978-5-4461-1103-9.
2. Угрюмов, Е. П. Цифровая схемотехника: учеб. пособие для вузов. – 3-е изд. – СПб.: БХВ-Петербург, 2010. – 816 с.: ил.
3. Сажнев, А. М. Цифровые устройства и микропроцессоры: учебное пособие для вузов / А. М. Сажнев. – 3-е изд., перераб. и доп. – Москва: Издательство Юрайт, 2024. – 148 с. – ISBN 978-5-534-18602-4.
4. Сазонова, С.А. Моделирование опасных внутренних усилий при расчете смешанным методом статически неопределимых рам со стержнями заданной жесткости / С.А. Сазонова, В.Ф. Асминин, А.В. Звягинцева // Моделирование систем и процессов. – 2021. – Т. 14, № 2. – С. 44-54. – DOI: 10.12737/2219-0767-2021-14-2-44-54.

References

1. Tanenbaum E. S., Austin T. Computer architecture. – 6th ed. – 2024. – ISBN 978-5-4461-1103-9.
2. Ugryumov, E. P. Digital circuitry: textbook for universities. – 3rd ed. – SPb.: BHV-Peterburg, 2010. – 816 p.: ill.
3. Sazhnev, A. M. Digital devices and microprocessors: textbook for universities / A. M. Sazhnev. – 3rd ed., rev. and suppl. – Moscow: Yurait Publishing House, 2024. – 148 p. – ISBN 978-5-534-18602-4.
4. Sazonova, S.A. Modeling of dangerous internal forces in the mixed method calculation of statically indeterminate frames with rods of a given stiffness / S.A. Sazonova, V.F. Asminin, A.V. Zvyagintseva // Modeling of systems and processes. – 2021. - Vol. 14, № 2. – P. 44-54. - DOI: 10.12737/2219-0767-2021-14-2-44-54-54.