

ВЕРИФИКАЦИЯ И ГЕНЕРАЦИЯ ТЕСТОВ СЛОЖНЫХ ЦИФРОВЫХ СИСТЕМ

В.О. Сванидзе¹, К.В. Зольников¹, С.А. Сазонова¹, В.А. Дорохов¹,
М.Э. Харченко¹

¹ФГБОУ ВО «Воронежский государственный лесотехнический университет
имени Г.Ф. Морозова»

Аннотация. В статье рассматривается верификация и генерация тестов сложных цифровых систем. Выполнен анализ тестируемости цифровых схем и генерации тестов. Рассмотрена тестовая структура метода. Показано, что существенный экономический выигрыш возможен лишь при создании сложной системы, в то время как для простых цифровых систем, потери от задержки выхода на рынок сводит на нет всей выгоды от улучшения тестируемости.

Ключевые слова: верификация и генерация тестов, цифровые системы, генерация тестов, сложные системы, тестируемость.

VERIFICATION AND TEST GENERATION OF COMPLEX DIGITAL SYSTEMS

V.O. Svanidze¹, K.V. Zolnikov¹, S.A. Sazonova¹, V.A. Dorohov¹,
M.E. Harchenko¹

¹Voronezh State University of Forestry and Technologies named after G.F. Morozov

Abstract. The article discusses the verification and test generation of complex digital systems. The analysis of the testability of digital circuits and test generation is performed. The test structure of the method is considered. It is shown that significant economic gains are possible only when creating a complex system, while for simple digital systems, losses from delayed market entry negate all benefits from improved testability.

Key words: verification and test generation, digital systems, test generation, complex systems, testability.

Техническая и экономическая целесообразность создания изделий микроэлектроники высокой степени интеграции стимулировала создание новых технологий производства таких изделий и методологий их проектирования. От кристаллов сложностью 10 – 15 тысяч вентиляей, изготавливаемых по 3-мкм технологии, изготовители ИС на стандартных элементах и вентиляных матрицах переходят к массовому производству 2-мкм полузаказных кристаллов сложностью 25 – 50 тысяч вентиляей. В данных о производстве фирмой LSI Logic Corp. по 1.5 – мкм технологии с двумя уровнями соединительной металлизации кристаллов, содержатся до 125 – 150 тысяч вентиляей. Дальнейшая интеграция до 250 – 500 тысяч вентиляей на кристалл будет достигнута в результате последующего перехода на минимальные проектные нормы 1мкм и менее.

Исходя из темпов роста степени интеграции, в технической литературе анонсируется к концу текущего тысячелетия появление ИС, создаваемых в условиях промышленного производства по 0,25-мкм технологическим нормам с числом транзисторов, превышающим 30 млн. Проектирование изделий такого уровня относится к задачам высшей степени сложности. В НПО "Электроника" ведутся разработки по созданию элементной базы для производства полузаказных схем по биполярной технологии с 1,5 мкм проектными нормами.

В этом базисе проведены разработки БМК на 50 тыс. логических вентиляей (ЛВ). Ведутся разработки базового кристалла на 100 тысяч логических вентиляей и проведены эскизные разработки с ориентацией на 1-мкм проектные нормы БМК сложностью порядка 1 миллион ЛВ.

С ростом размерности и функциональной сложности проектируемых цифровых схем пропорционально усложняются и проблемы тестирования для выявления потенциальных ошибок электронной схемы, которая может содержать тысячи внутренних узлов, «прозрачность» которых как для установки определенного логического уровня, так и для его наблюдения при выполнении процедуры контроля через контакты ввода/вывода резко снижается.

Одной из насущных проблем проектирования СБИС является проблема тестируемости, ставящей своей целью по возможности снизить временные, вычислительные и человеческие усилия, необходимые для генерации тест-векторов контроля БИС., что в определенной степени снижает усилия по контролю и эксплуатации.

Традиционно, решение вопросов повышения тестируемости ориентировано на повышение степени управляемости (контролепригодности) / наблюдаемости внутренних узлов СБИС, либо для обеих характеристик схемы. Улучшить

“управляемость и наблюдаемость” проектируемой системы – это не что иное, как упростить для этой системы установочной и диагностической задачи, то есть уменьшить длину установочной и диагностической последовательности. Для “реальных” схем эти определения вводятся более конкретно.

Управляемость полюса **p** определяется как минимальное число полюсов схемы, которым должно быть задано фиксированное значение для того, чтобы полюс **p** установить в требуемое значение ($1/0$).

Наблюдаемость полюса **p** определяется, как минимальное число полюсов схемы которому должно быть придано фиксированное значение, для того чтобы изменение значение полюса привело к изменению значения какого-либо выхода схемы.

Рост сложности проектируемых цифровых схем делает задачу построения тестовых последовательностей трудноразрешимой. Это приводит к необходимости радикальных изменений в решении задач технического диагностирования на этапе проектирования. Так, например, количество компонентов в БИС за последние десять лет выросло на два порядка, а затраты на диагностирование БИС, в которых не уделялось должного внимания тестопригодности на этапе проектирования, растут экспоненциально в зависимости от сложности объекта.

Кроме того, в общем случае, проблема тестируемости несет в себе и определенные недостатки:

- часто требуется увеличение числа выводов микросхемы. Кроме того, число выводов у ИС на несколько порядков величины меньше, чем число логических вентилях на кристалле СБИС внутри корпуса. То есть, условия доступа к различным узлам проектируемого устройства для обнаружения крайне ограничены и поэтому многие проекты оказались не состоятельными из-за неразрешимости проблемы их тестирования;

- требуется введения дополнительных логических вентилях (до 20%) и межсоединений, для выполнения основных функций схемы.

При этом необходимо упомянуть о том, что все это влечет за собой снижению выхода годных и удорожанию изделия; снижению быстродействия и увеличению мощности рассеивания;

- структурные преобразования последовательностного объекта проектирования.

В рассмотренных исследованиях представлена методика отбора элементов памяти путем их ранжирования на основе вычисления стоимостной функции для последующей организации цепей повышения контролепригодности: частичного

сканирования, встроенного самотестирования либо введением дополнительных контрольных точек для повышения параметров управляемости и наблюдаемости.

Основное отличие предлагаемой методики от существующих методов локального повышения контролепригодности последовательностных схем: ориентация не на специально генерируемые последовательности, а на повышение уровня покрытия неисправностей функциональными либо псевдослучайными тестами, точная оценка зависимости уровня тестируемости от включения каждого последовательного элемента в цепи повышения контролепригодности, возможность построения не только цепей частичного сканирования, но и схем частичного самотестирования, либо введением дополнительных точек контроля и управления.

Возможность раннего диагностирования неисправностей крайне необходима еще и потому, что стандартные оценки стоимости диагностирования неисправностей для уровней кристалла, платы, системы, свидетельствуют о возрастании стоимости на порядок при переходе от уровня к уровню. Ни один из известных методов проектирования с учетом тестируемости не дает в полной мере решение проблемы при его применимости во всех случаях проведения проектов, и тем не менее, выбрав единый подход, лучше всего последовательно придерживаться его на всех этапах ведения проекта.

Вопрос выбора того или иного метода повышения тест прогодности необходимо решать исходя сопоставления таких преимуществ, как упрощение генерации тест – векторов, увеличение покрытия ошибок и сокращение времени тестирования с рассмотренными выше недостатками.

Повышение управляемости и наблюдаемости схемы достигается за счет ввода дополнительных элементов и модификацией схемы.

Что касается проектирования комбинационных схем, то большое внимание обращают на программируемые логические матрицы (ПЛМ), которые достаточно регулярны и хорошо подходят для реализации как СБИС.

Для реализации процедуры генерации тестов последовательностных схем используется генерация специальных последовательностей (различающих, характеристических), основанная на использовании диаграмм состояний, описывающей работу схемы. Схема модифицируется за счет введения дополнительных входов и дополнительных состояний.

Методы требуют включения в схему специальных триггеров, из которых в тестовом режиме формируется один или несколько распределенных сдвиговых

регистров. При этом значение каждого триггера можно устанавливать или наблюдать посредством последовательного сдвига битов. Методы сканирования предназначены преимущественно для статического тестирования дискретных схем, хотя с их помощью возможно выделения некоторого процента и динамических ошибок.

Методы сжатия данных и сигнатурного анализа позволяют контролировать состояние схемы на рабочей частоте и в нормальном рабочем режиме. Данные, проходящие через схему, подвергаются пространственному и временному сжатию с формированием сигнатуры (контрольной комбинации нулей и единиц), которая говорит о том, правильно ли работала схема при выполнении теста.

Ошибка сигнатуры свидетельствует о неправильной работе кристалла.

Улучшение наблюдаемости внутренних узлов, обеспечиваемое благодаря схеме сжатия данных, дает возможность использовать более короткие множества тест векторов, которые проще генерировать и которые дают высокий процент покрытия потенциальных неисправностей кристалла. В рассмотренных исследованиях предложен метод обобщенного параллельно – сигнатурного анализа моделирования неисправностей.

Метод самотестирования можно рассматривать как один из методов проектирования с учетом тестируемости, при котором объем данных, поступающих на кристалл и выдаваемых из кристалла, существенно сокращен, по сравнению с вышеописанными методами. Совершенно ясно, что данный метод требует соответствующих площадей на кристалле. Считается, что эта величина может достигать до 30%. Требование со временем проверки при встроенном тестировании, более слабое по сравнению с применением тестера. В общем случае тестовая структура метода имеет вид, представленный на рисунке 1.

Для генерации тестовой последовательности используются генераторы регулярных или случайных тестовых последовательностей. Анализатор осуществляет сравнение с правильным откликом. С целью гарантирования правильного функционирования дополнительных схем, реализована в виде самопроверяемой схемы.

Метод встроенного контроля логических блоков (BILBO) сочетает элементы сканирования и сжатия данных и лучше всего подходит для обширного класса цифровых схем, содержащих взаимосвязанные логические блоки с триггерами – защелками в трактах данных между этими блоками. BILBO является одним из способов, предусматривающих сочетание метода сканирования и с контрольными регистрами, что обеспечивает простоту тестирования или самотестирования.

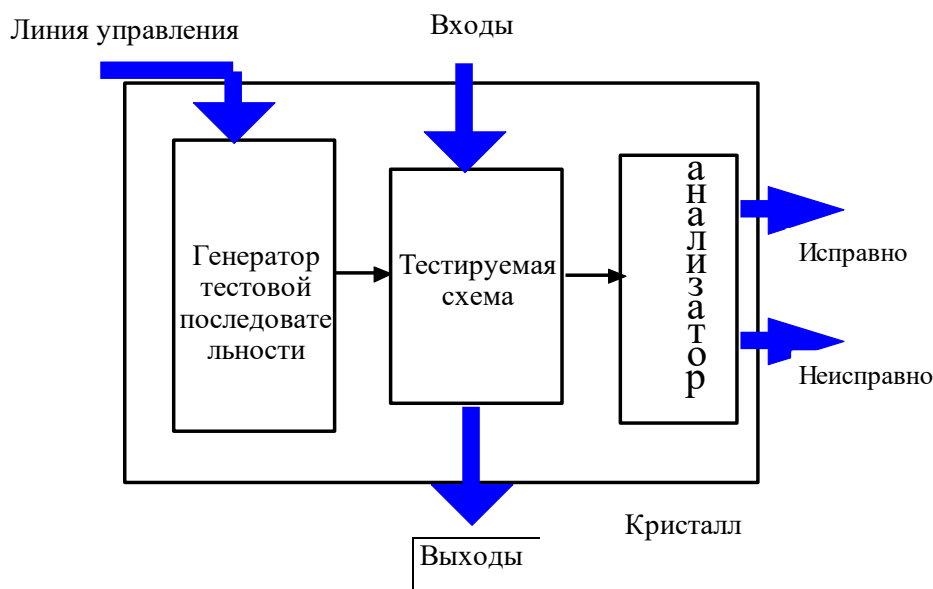


Рисунок 1 – Тестовая структура метода

В технике встроенного тестирования имеется много предложений по реализации СБИС с соответствующей организацией самотестирования. Это и самотестирование при помощи встроенных средств обратной связи и метод синдромного тестирования. Но применение подобных методов требует оценки целесообразности этого применения с экономической точки зрения. В рассмотренных исследованиях приведены примеры оценки экономической целесообразности применения встроенного самотестирования и граничного сканирования.

Существенный экономический выигрыш возможен лишь при создании сложной системы, в то время как для простых цифровых систем, потери от задержки выхода на рынок сводит на нет всей выгоды от улучшения тестируемости. При разработке данной работы использовались материалы исследований [1-18].

Список литературы

1. Компьютерное моделирование работоспособности электрической схемы в системах автоматизации проектирования / В. К. Зольников, С. В. Стоянов, Е. В. Шмаков, Н. Н. Литвинов // Моделирование систем и процессов. – 2024. – Т. 17, № 3. – С. 26-36. – DOI 10.12737/2219-0767-2024-24-34. – EDN EJJKJP.
2. Елифанов, Е. Н. Системный анализ акустических свойств речевых оповещателей / Е. Н. Елифанов, В. Ф. Асминин, С. А. Сазонова // Моделирование систем и процессов. – 2024. – Т. 17, № 4. – С. 42-53. – DOI 10.12737/2219-0767-2024-17-4-42-53. – EDN BMZBYL.
3. Создание средств проверки электрической схемы с использованием схемы тестовых внешних воздействий / К. В. Зольников, Д. В. Шеховцов, К. В.

Литвинов, М. А. Солодилов // Моделирование систем и процессов. – 2024. – Т. 17, № 3. – С. 36-44. – DOI 10.12737/2219-0767-2024-34-42. – EDN EAGOOO.

4. Формализация верификации топологии и электрической схемы для систем автоматизированного проектирования / Т. В. Скворцова, К. В. Зольников, А. М. Плотников, И. В. Скоркин // Моделирование систем и процессов. – 2024. – Т. 17, № 3. – С. 61-70. – DOI 10.12737/2219-0767-2024-59-68. – EDN DUYQNJ.

5. Зольников, К. В. Моделирование и оптимизация конструкции полосового фильтра на основе коаксиального резонатора / К. В. Зольников, Д. А. Ачкасов // Моделирование систем и процессов. – 2024. – Т. 17, № 2. – С. 43-50. – DOI 10.12737/2219-0767-2024-17-2-43-50. – EDN POHLTW.

6. Николенко, С. Д. Моделирование возникновения внутренних напряжений в сложной структуре материала / С. Д. Николенко, С. П. Козодаев, С. А. Сазонова // Моделирование систем и процессов. – 2024. – Т. 17, № 2. – С. 50-61. – DOI 10.12737/2219-0767-2024-17-2-50-61. – EDN DIXFHX.

7. Алгоритм диагностики утечек целевого продукта в условиях неопределенности для гидравлической системы / С. А. Сазонова, А. Н. Кошель, И. Н. Пантелеев [и др.] // Моделирование систем и процессов. – 2024. – Т. 17, № 2. – С. 71-82. – DOI 10.12737/2219-0767-2024-17-2-71-82. – EDN HDRQPC.

8. Повышение формализации задач верификации топологии и электрической схемы для систем автоматизированного проектирования / А. В. Полуэктов, К. В. Зольников, А. В. Ачкасов, Ю. А. Чевычелов // Моделирование систем и процессов. – 2024. – Т. 17, № 1. – С. 102-111. – DOI 10.12737/2219-0767-2024-17-1-102-111. – EDN QIKKRO.

9. Сазонова, С. А. Моделирование процесса диагностики утечек на основе двухальтернативной гипотезы с учетом помех от стохастичности потребления в гидравлической системе / С. А. Сазонова, И. В. Щербакова, Г. И. Сметанкина // Моделирование систем и процессов. – 2024. – Т. 17, № 1. – С. 111-120. – DOI 10.12737/2219-0767-2024-17-1-111-120. – EDN CSKRIZ.

10. Полуэктов, А. В. Моделирование влияния электромагнитных полей на микросхемы / А. В. Полуэктов, Р. Ю. Медведев, К. В. Зольников // Моделирование систем и процессов. – 2024. – Т. 17, № 1. – С. 129-136. – DOI 10.12737/2219-0767-2024-17-1-129-136. – EDN HWPUXU.

11. Полуэктов, А. В. Моделирование ослабления ионизирующего излучения за счет защитного корпуса микросхем / А. В. Полуэктов, Р. Ю. Медведев, А. И. Заревич // Моделирование систем и процессов. – 2024. – Т. 17, № 2. – С. 93-100. – DOI 10.12737/2219-0767-2024-17-2-93-100. – EDN QQRQXE.

12. Diagnostics of leaks with unknown amplitudes against the background of interference caused by accidental consumption in the hydraulic system for the forest complex / S. Sazonova, K. Zolnikov, T. Skvortsova [et al.] // BIO Web of Conferences. – 2024. – Т. 145. – С. 04016. – DOI: 10.1051/bioconf/202414504016. – EDN: SQXQKY.

13. Асминин, В.Ф. Экспериментальные исследования вибровозбужденных тонкостенных элементов конструкций станков дискретными вибродемпфирующими вставками / В.Ф. Асминин, С.А. Сазонова, А.С. Самофалова // Известия Тульского государственного университета. Технические науки. – 2024. – № 3. – С. 525-529. – DOI: 10.24412/2071-6168-2024-3-525-526. – EDN: CBJRSA.

14. Николенко, С.Д. Улучшение качества материала промышленных полов для повышения ударной стойкости при воздействии машиностроительного оборудования / С.Д. Николенко, С.А. Сазонова, В.Ф. Асминин // Известия Тульского государственного университета. Технические науки. – 2024. – № 3. – С. 495-498. – DOI: 10.24412/2071-6168-2024-3-495-496. – EDN: SBVFRO.

15. Перцев, В.Т. Повышение качества бетона путем применения металлических фибр / В.Т. Перцев, С.Д. Николенко, С.А. Сазонова // Известия Тульского государственного университета. Технические науки. – 2024. – № 3. – С. 480-484. – DOI: 10.24412/2071-6168-2024-3-480-481. – EDN: TJXBCE.

16. Asminin, V.F. Evaluation of the sound insulation properties of a lightweight panel with an internal diamond-shaped structure based on computer modeling of the process of passage and absorption of sound energy in it / V.F. Asminin, E.V. Druzhinina, S.A. Sazonova // Noise Theory and Practice. – 2024. – Т. 10. – № 1 (36) . – С. 82-96. – EDN: OZLOHG.

17. Samofalova, A.S. Damping of vibration-damping thin-walled steel structures with discrete rubber inserts / A.S. Samofalova, V.F. Asminin, S.A. Sazonova // Noise Theory and Practice. – 2024. – Т. 10. – № 1 (36). – С. 69-81. – EDN: FLGZTH.

References

1. Computer simulation of the operability of an electrical circuit in design automation systems / V. K. Zolnikov, S. V. Stoyanov, E. V. Shmakov, N. N. Litvinov // Modeling of systems and processes. – 2024. – Vol. 17, No. 3. – pp. 26-36. – DOI 10.12737/2219-0767-2024-24-34. – EDN EJJKJP.

2. Epifanov, E. N. System analysis of acoustic properties of speech annunciators / E. N. Epifanov, V. F. Asminin, S. A. Sazonova // Modeling of systems and processes.

– 2024. – Vol. 17, No. 4. – pp. 42-53. – DOI 10.12737/2219-0767-2024-17-4-42-53. – EDN BMZBYL.

3. Creation of means of checking an electrical circuit using a circuit of test external influences / K. V. Zolnikov, D. V. Shekhovtsov, K. V. Litvinov, M. A. Solodilov // Modeling of systems and processes. – 2024. – Vol. 17, No. 3. – pp. 36-44. – DOI 10.12737/2219-0767-2024-34-42. – EDN EAGOOO.

4. Formalization of topology verification and electrical circuit for computer-aided design systems / T. V. Skvortsova, K. V. Solnikov, A.M. Plotnikov, I. V. Skorkin // Modeling of systems and processes. – 2024. – Vol. 17, No. 3. – pp. 61-70. – DOI 10.12737/2219-0767-2024-59-68. – EDN DUYQHJ.

5. Zolnikov, K. V. Modeling and optimization of the design of a polar filter based on a coaxial resonator / K. V. Zolnikov, D. A. Achkasov // Modeling of systems and processes. – 2024. – Vol. 17, No. 2. – pp. 43-50. – DOI 10.12737/2219-0767-2024-17-2-43-50. – EDN POHLTW.

6. Nikolenko, S. D. Modeling of the occurrence of internal stresses in a complex material structure / S. D. Nikolenko, S. P. Kozodaev, S. A. Sazonova // Modeling of systems and processes. – 2024. – Vol. 17, No. 2. – pp. 50-61. – DOI 10.12737/2219-0767-2024-17-2-50-61. – EDN DIXFHX.

7. The algorithm for diagnosing leaks of the target product in uncertain conditions for the hydraulic system / S. A. Sazonova, A. N. Koshel, I. N. Panteleev [et al.] // Modeling of systems and processes. – 2024. – Vol. 17, No. 2. – pp. 71-82. – DOI 10.12737/2219-0767-2024-17-2-71-82. – EDN HDRQPC.

8. Increasing the formalization of topology and electrical circuit verification tasks for computer-aided design systems / A.V. Poluektov, K. V. Zolnikov, A.V. Achkasov, Yu.A. Chevychelov // Modeling of systems and processes. – 2024. – Vol. 17, No. 1. – pp. 102-111. – DOI 10.12737/2219-0767-2024-17-1-102-111. – EDN QIKKRO.

9. Sazonova, S. A. Modeling of the leak diagnosis process based on a two-alternative hypothesis, taking into account interference from stochastic consumption in the hydraulic system / S. A. Sazonova, I. V. Shcherbakova, G. I. Smetankina // Modeling of systems and processes. – 2024. – Vol. 17, No. 1. – pp. 111-120. – DOI 10.12737/2219-0767-2024-17-1-111-120. – EDN CSKRIZ.

10. Poluektov, A.V. Modeling the influence of electromagnetic fields on microcircuits / A.V. Poluektov, R. Y. Medvedev, K. V. Zolnikov // Modeling of systems and processes. – 2024. – Vol. 17, No. 1. – pp. 129-136. – DOI 10.12737/2219-0767-2024-17-1-129-136. – EDN HWPUXU.

11. Poluektov, A.V. Modeling the attenuation of ionizing radiation due to the protective housing of microcircuits / A.V. Poluektov, R. Y. Medvedev, A. I. Zarevich // Modeling of systems and processes. – 2024. – Vol. 17, No. 2. – pp. 93-100. – DOI 10.12737/2219-0767-2024-17-2-93-100. – EDN QQRQXE.

12. Diagnostics of leaks with unknown amplitudes against the background of interference caused by accidental consumption in the hydraulic system for the forest complex / S. Sazonova, K. Zolnikov, T. Skvortsova [et al.] // BIO Web of Conferences. – 2024. – Vol. 145. – p. 04016. – DOI: 10.1051/bioconf/202414504016. – EDN: SQXQKY.

13. Asminin, V.F. Experimental studies of vibro-excited thin-walled structural elements of machine tools with discrete vibration damping inserts / V.F. Asminin, S.A. Sazonova, A.S. Samofalova // Extracts from Tula State University. Technical sciences. – 2024. – No. 3. – pp. 525-529. – DOI: 10.24412/2071-6168-2024-3-525-526. – EDN: CBJRSA.

14. Nikolenko, S.D. Improving the quality of the material of industrial floors to increase impact resistance when exposed to machine-building equipment / S.D. Nikolenko, S.A. Sazonova, V.F. Asminin // Proceedings of Tula State University. Technical sciences. – 2024. – No. 3. – pp. 495-498. – DOI: 10.24412/2071-6168-2024-3-495-496. – EDN: SBVFRO.

15. Pertsev, V.T. Improving the quality of concrete by using metallic fibers / V.T. Pertsev, S.D. Nikolenko, S.A. Sazonova // Proceedings of Tula State University. Technical sciences. – 2024. – No. 3. – pp. 480-484. – DOI: 10.24412/2071-6168-2024-3-480-481. – EDN: TJXBCE.

16. Asminin, V.F. Evaluation of the sound insulation properties of a light-weight panel with an internal diamond-shaped structure based on computer modeling of the process of passage and absorption of sound energy in it / V.F. Asminin, E.V. Druzhinina, S.A. Sazonova // Noise Theory and Practice. – 2024. – T. 10. – № 1 (36). – Pp. 82-96. – EDN: OZLOHG.

17. Samofalova, A.S. Damping of vibration-damping thin-walled steel structures with discrete rubber inserts / A.S. Samofalova, V.F. Asminin, S.A. Sazonova // Noise Theory and Practice. – 2024. – Vol. 10. – № 1 (36). – Pp. 69-81. – EDN: FLGZTH.